

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-148828

(43)Date of publication of application : 07.06.1996

(51)Int.Cl.

H05K 3/46

(21)Application number : 06-284705

(71)Applicant : HITACHI LTD

(22)Date of filing : 18.11.1994

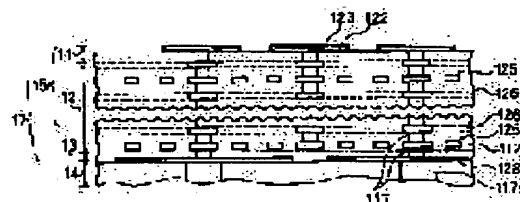
(72)Inventor : INOUE TAKASHI  
ISHINO MASAKAZU  
YODA TOMOKO  
SATO RYOHEI  
KAWAI MICHIFUMI  
YAMAZAKI TETSUYA  
SHOJI FUSAJI  
KYOI MASAYUKI  
SATO HIDEMI  
ANDO SETSUO

## (54) THIN FILM MULTILAYERED CIRCUIT BOARD AND ITS MANUFACTURE

### (57)Abstract:

**PURPOSE:** To provide a multilayered circuit board and its manufacturing method which are improved by a perfect collective lamination system wherein defects of the conventional sequent lamination method are excluded, and a thin film multilayered circuit board having many layered can be manufactured with high yield and in a short turnaround time.

**CONSTITUTION:** A organic resin sheet (inner circuit unit 12) has a fine thin film wiring and a conductor via on which surface a bonding metal film is formed. The preliminarily fixed assembly of a sheet laminate is formed by stacking a plurality of the sheets which are mutually aligned. A surface layer unit 11 and a substratum connection unit 13 are preliminarily fixed on the upper part and the lower part of the sheet laminate, respectively. Thus a laminate 15 is formed. A preliminarily fixed laminate 17 is formed by mounting the laminate 15 on a wiring board 14 like a ceramic board. The laminate 17 is heated and pressed en bloc by hot press. Thereby electric connection between layers is obtained by diffusion bonding between via and wiring or the like, with a bonding metal film, and at the same time, organic resin layers are mutually fusion-bonded and fixed to constitute an unified structure.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

**BEST AVAILABLE COPY**

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-148828

(43) 公開日 平成8年(1996)6月7日

(51) Int.Cl.<sup>9</sup>

H 0 5 K 3/46

識別記号

庁内整理番号

F I

技術表示箇所

E 6921-4E

L 6921-4E

N 6921-4E

S 6921-4E

審査請求 未請求 請求項の数16 O L (全 11 頁)

(21) 出願番号

特願平6-284705

(22) 出願日

平成6年(1994)11月18日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 井上 隆史

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所生産技術研究所内

(72) 発明者 石野 正和

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所生産技術研究所内

(72) 発明者 依田 智子

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所生産技術研究所内

(74) 代理人 弁理士 薄田 利率

最終頁に続く

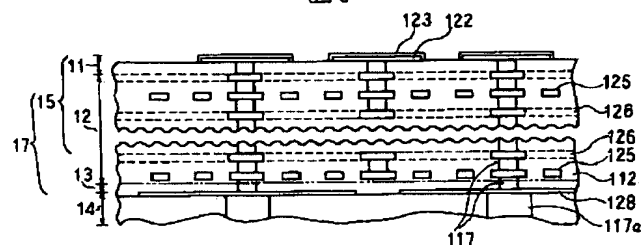
(54) 【発明の名称】 薄膜多層回路基板およびその製造方法

(57) 【要約】

【目的】従来の逐次積層法の欠点を無くし、層数の多い薄膜多層回路基板を高歩留で、かつ短いターンアラウンドタイムで製造し得る完全な一括積層方式による改良された多層回路基板およびその製造方法を提供すること。

【構成】微細薄膜配線と、表面に接合金属膜を形成した導体ビアとの両方を持つ有機樹脂シート(内層回路ユニット12)を相互に位置合わせして、複数枚重ね合わせ、シート積層体の仮止めアセンブリを形成する。ついで、このシート積層体の上部に表面層ユニット11、下部に下地基板接続ユニット13を仮止めし、積層体15を形成する。この仮止め積層体15をセラミック基板等の配線基板14上に搭載して仮止め積層体17を形成し、これをホットプレスにより一括して加熱加圧する。これにより、各層間の電氣的接続は、接合金属膜により、ビア-配線間等を拡散接合し、同時に有機樹脂層間は相互に溶着固定し一体構造とする。

図6



14...セラミック基板(下地基板)

112...有機樹脂絶縁膜

117...ビア

117a...厚膜スルーホール導体

122...上部接続電極パッド

125...X方向配線

126...Y方向配線

128...整合パッド

(2)

1

## 【特許請求の範囲】

【請求項1】下地基板に、下地基板接続ユニットと、内層回路ユニットが複数枚積層された内層回路ユニット群と、表面層ユニットとが、順次積層されて薄膜多層回路部を構成して成る薄膜多層回路基板であって、前記各々のユニットは有機樹脂シートに配設された導体ビアを介して上下配線層間の電気的な接続を形成すると共に、有機樹脂シートの界面が相互に溶け合って接着することにより一体化構造を形成して成り、前記表面層ユニットの表面には、少なくとも電子部品を搭載、接続するための表面メタライズを被覆したパッドが配設され、内層回路ユニットの表面には、有機樹脂シートの面上にわずかに突出した導体ビアと、前記導体ビアの表面を被覆する接合金属膜とが配設されると共に、前記接合金属膜がその下地の導体ビアと、それに対向接続する内層回路ユニット裏面に設けられた配線パターンとの両者に拡散して拡散接合部を形成し、前記内層回路ユニット群内の上下配線層間の電気的な接続を前記拡散接合部によって形成して成る薄膜多層回路基板。

【請求項2】上記導体ビア及び配線パターンを銅で構成すると共に、接合金属膜を銅と250℃以下の温度で拡散接合できる金属薄膜で構成して成る請求項1記載の薄膜多層回路基板。

【請求項3】上記接合金属膜をSnおよびZnのいずれかの単体金属、もしくはSn-Zn、Sn-AgおよびSn-Pbのいずれか一種の合金で構成して成る請求項1記載の薄膜多層回路基板。

【請求項4】上記有機樹脂シートを構成する有機樹脂材料を、ポリイミド樹脂、ポリアミド樹脂およびエポキシ樹脂のうちから選ばれた少なくとも一種の樹脂で構成して成る請求項1記載の薄膜多層回路基板。

【請求項5】有機樹脂シートを母材とし、その表面には少なくとも前記有機樹脂シートの面上にわずかに突出した導体ビアと、導体ビアの表面を被覆する接合金属膜とが配設されると共に、裏面には配線パターンが配設されて成り、前記導体ビア及び配線パターンを銅で構成すると共に、接合金属膜を銅と250℃以下、有機樹脂シートのガラス転移温度以上の温度で拡散接合できる金属薄膜で構成して成る内層回路ユニット。

【請求項6】有機樹脂シートを母材とし、その表面には少なくとも電子部品を搭載、接続するための表面メタライズを被覆した表面層銅パッドが配設され、裏面には銅めっきビアを介して前記表面層銅パッドに電気的に接続された裏面接続パッドを配設して成る表面層ユニット。

【請求項7】有機樹脂シートを母材とし、その表面には少なくとも上部接合金属膜によって被覆された上部接続パッドが配設され、裏面には前記上部接続パッドに一端が接続され、他端が前記有機樹脂シートの面上にわずかに突出した銅めっきビアと、銅めっきビアの表面を被覆する下部接合金属膜とが配設されて成り、上部接合金属

2

膜および下部接合金属膜を銅と250℃以下、有機樹脂シートのガラス転移温度以上の温度で拡散接合できる金属薄膜で構成して成る下地基板接続ユニット。

【請求項8】①下地基板として表面に整合パッドを有する厚膜多層配線基板を準備する工程と、②請求項7記載の下地基板接続ユニットを表面が平滑な定盤上に載置し、この上に光学的なパターン位置合わせを行ないながら請求項5記載の内層回路ユニットを所定の複数枚、および請求項6記載の表面層ユニットを順次積層し、これらユニット相互間を仮止めして薄膜多層回路部を構成する仮止め積層体を形成する工程と、③前記整合パッドを有する厚膜配線基板上に、光学的なパターン位置合わせを行ないながら前記薄膜多層回路部を構成する仮止め積層体の下地基板接続ユニットの裏面側を載置して、薄膜多層回路部一下地基板の仮止め積層体を形成する工程と、④前記薄膜多層回路部一下地基板の仮止め積層体を、加熱圧着することにより仮止め積層体を一括して接続固定する工程とを有して成る薄膜多層回路基板の製造方法。

【請求項9】上記薄膜多層回路部一下地基板の仮止め積層体の加熱圧着を、真空度10～60torr、静水圧15～30kg/cm<sup>2</sup>、ユニットを構成する有機樹脂シートのガラス転移温度以上、250℃以下の温度条件下で行なうホットプレス工程で構成して成る請求項8記載の薄膜多層回路基板の製造方法。

【請求項10】各ユニットの母材となる有機樹脂シートを、ポリイミド、ポリアミド、およびエポキシ樹脂の中から選ばれる少なくとも一種の有機樹脂絶縁膜で形成すると共に、下地基板をセラミック多層基板で形成して成る請求項8記載の薄膜多層回路基板の製造方法。

【請求項11】①有機樹脂絶縁膜の表裏両面に上部および下部金属箔として厚さの異なる銅箔を張り合わせた有機樹脂シートを準備する工程と、②膜厚の厚い下部銅箔面にエッチング保護膜を形成した状態で、フォトリソエッチング工程により薄い上部銅箔を加工し、ビア加工マスクパターンを形成する工程と、③前記ビア加工マスクパターンを用いて有機樹脂層にビア穴を形成する工程と、④ビア加工マスクパターンをウェットエッチングにより除去する工程と、⑤下部銅箔を給電電極としてビア穴に銅めっきを施し、ビア穴を銅めっきで埋め込み、銅めっきビアの先端が有機樹脂シートの表面よりわずかに突出した状態で銅めっきを停止し、引き続いて銅めっきビアの先端に接合金属をめっきする工程と、⑥ビアの形成されたシート表面をエッチング保護フィルムで覆うと共に、裏面に形成されたエッチング保護フィルムを除去し、それにより露出した下部銅箔をフォトリソエッチング工程により加工して配線パターンを形成する工程とを有して成る内層回路ユニットの製造方法。

【請求項12】①有機樹脂絶縁膜の表面に上部金属箔としてアルミ箔を、裏面に下部金属箔として銅箔を張り合

(3)

3

わせた有機樹脂シートを準備する工程と、②フォトエッチング工程によりアルミ箔を加工してビア加工マスクパターンを形成する工程と、③前記ビア加工マスクパターンを用いて有機樹脂層にビア穴を形成する工程と、④ビア加工マスクパターンをウェットエッチングにより除去する工程と、⑤下部金属箔として裏面に形成した銅箔を給電電極としてビア穴に銅めっきを施し、ビア穴を銅めっきで埋め込み、銅めっきビアの先端が有機樹脂シートの表面よりわずかに突出した状態で銅めっきを停止し、引き続き銅めっきビアの先端に接合金属をめっきする工程と、⑥ビアの形成されたシート表面をエッチング保護フィルムで覆った状態で、裏面の銅箔をフォトエッチング工程により加工して配線パターンを形成する工程とを有して成る内層回路ユニットの製造方法。

【請求項13】上記銅めっきビアの先端が有機樹脂シートの表面に突き出す突出し量を、 $1 \sim 10 \mu\text{m}$ とし、銅めっきビアの先端にめっきする上記接合金属の厚さを $1 \sim 10 \mu\text{m}$ として成る請求項11もしくは12記載の内層回路ユニットの製造方法。

【請求項14】上記有機樹脂シートを、ポリイミド、ポリアミド、およびエポキシ樹脂の中から選ばれる少なくとも一種の有機樹脂絶縁膜で形成すると共に、上記接合金属膜を銅と $250^\circ\text{C}$ 以下、有機樹脂シートのガラス転移温度以上の温度で拡散接合できる金属薄膜で形成して成る請求項11もしくは12記載の内層回路ユニットの製造方法。

【請求項15】上記接合金属膜を、SnおよびZnのいずれかの単体金属薄膜、もしくはSn-Zn、Sn-AgおよびSn-Pbのいずれか一種の合金薄膜で形成して成る請求項14記載の内層回路ユニットの製造方法。

【請求項16】ビア加工マスクパターンを用いて有機樹脂層にビア穴を形成する工程を、ドライエッチング工程、もしくはレーザビーム加工工程として成る請求項11もしくは12記載の内層回路ユニットの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、電子部品搭載用の多層回路基板とその製造方法に係り、特に層間絶縁材料を有機樹脂絶縁膜とする薄膜多層配線回路基板に好適な多層回路基板とその製造方法に関する。

【0002】

【従来の技術】従来、LSIデバイスの処理能力の高度化にともない、LSIは多ピン化し、また信号の立上り・立下り速度が益々速くなって、信号伝送回路に高速性能が要求されてきた。これらの要求に答えるため、例えば大型コンピュータやスーパーコンピュータに代表される超高速システムにおいては、シングルチップパッケージをプリント板に実装する形態を脱却し、セラミック金属導体からなる多層同時焼結基板を実装基板に用いたマルチチップ実装が主流となった。

4

【0003】今後さらに、実装回路基板の性能を上げる手段としては、層間絶縁材料を誘電率の低い有機樹脂とし、配線導体を電導度の高い銅とし、また配線密度を増大させるために配線パターン形成を高精度のフォトリソグラフィとするなどの方法が検討されてきた。

【0004】さらに、配線を高密度化するためには、回路の多層化が必須であり、かつ配線密度の増大と配線抵抗の低減とを両立させようとする配線断面の高アスペクト比化が必要となる。また、高速信号伝送特性に対する要求からインピーダンス整合が強く求められ、従って薄膜とはいえ層間絶縁膜の厚さは $20 \mu\text{m}$ 以上が要求されるようになる。

【0005】さて、有機樹脂を層間絶縁層に用いた薄膜多層回路基板は、従来、導体配線層と絶縁層とを交互に逐次積み上げる逐次積層プロセスで形成されるのが一般的である。この逐次積層法では、まず導体材料はスパッタリングやEB蒸着などの真空プロセスで成膜され、引き続きフォトエッチング工程により導体配線が形成される。ついで、有機樹脂絶縁膜はワニスのスピンコーティング等の方法により塗布され、熱処理により乾燥および硬化されて最終的な層間絶縁膜となる。

【0006】上下配線層間の接続は、ウェットエッチングやドライエッチングによる有機絶縁膜のビア加工と引き続き上部配線金属材料のスパッタ成膜により達成される。逐次積層法は、以上の一連の工程を必要な層数分だけ繰り返し行うものであり、極めて長い工程時間を要する。また、各層を形成するごとに断線、短絡などの欠陥が統計的な確立で発生する。最終の多層回路基板の歩留は、各層ごとの工程歩留の掛け算となるので、配線の微細化と共に歩留の確保は益々困難を極めることになる。また、配線層数が多い場合には、有機樹脂と下地基板との間の熱膨張係数差に起因する反りが、薄膜プロセスの中の特にフォトリソグラフ工程のパターン解像度に悪影響を与えるため、配線層数に限界が発生する。さらに、ポリイミドのような熱硬化温度の高い樹脂を層間絶縁膜に用いると、より下にある絶縁層ほど長時間の高温処理を繰り返し受けることになり、絶縁膜の機械特性が劣化するなどの問題が発生しやすい。

【0007】そこで、以上のような逐次積層法による薄膜多層回路基板製造プロセスの欠点を改良するための提案がなされてきた。例えば、特開平5-206643号公報では、複数の薄膜配線層の積層構造を一つのブロックとし、これを仮基板上で形成し、各ブロック間を半田によるろう着で接続しようとするものである。しかし、各ブロック内の薄膜配線は、依然として従来の逐次積層法によって形成するものであり、十分の配線密度を維持しながら必要な層間絶縁膜厚を確保することは容易でない。

【0008】また、特開平4-162695号公報には、シート状感光性ポリイミドと金属箔の積層体を用い

(4)

5

たシート積層方式が開示されている。すなわち、シート状感光性ポリイミドの所望の位置にフォトリソグラフィによりビアを形成し、このビアに電気めっきにより導体を充填し、次いで金属箔をフォトリソグラフィで加工して配線を形成する。このようにして出来た配線パターン付き感光性ポリイミドシートを複数枚積層し、少なくとも350℃の加熱下で熱圧着して予め多層配線フィルムを形成しておき、これをセラミック基板上に搭載して多層配線基板を製造しようとするものである。この場合には、感光性ポリイミドの解像度限界によってビアサイズの微細化が制限されるなどの懸念がある。また、多層配線フィルムをセラミック基板に搭載する工程を含むことから、完全な一括積層方式とは言い難く、さらには配線パターン付き感光性ポリイミドシート積層体の熱処理温度も高いので残留熱応力の問題が生じる。

【0009】

【発明が解決しようとする課題】したがって、本発明の目的は、上記従来の薄膜多層回路基板製造上の問題点を解消し、完全な一括積層方式による改良された薄膜多層回路基板の製造方法を提供することにある。すなわち、逐次積層法の欠点を無くし、層数の多い薄膜多層回路基板を高歩留で、かつ短いターンアラウンドタイムで製造し得る多層回路基板の製造方法を実現するものである。

【0010】更に具体的には、従来の薄膜多層化回路基板の製造プロセスが持つ以下のような問題点を解決するものである。すなわち、

- 1) 低歩留。(各層形成工程の歩留の掛け算によって最終製品の歩留が決定される問題)
- 2) 長い工程時間。(長いターンアラウンドタイム)
- 3) 残留熱応力のため、積層層数に限界があること。
- 4) 繰り返し高温熱処理プロセスによる材料物性劣化。(信頼性低下)

【0011】

【課題を解決するための手段】上記の課題を解決する手段としては、薄膜多層回路の各層を独立したユニット(以下、「薄膜回路ユニット」と称する)として形成し、各薄膜回路ユニット毎に製造検査して欠陥の無い良品のみを選別し、これら良品薄膜回路ユニットを相互に位置合わせして層間の接続点同志を確実に対向させ、上下方向から圧力および熱等の外部エネルギーを与えることにより、各層の配線パターン間の垂直方向の電氣的接続を一挙に確保すると共に、各層の有機樹脂間の接着を達成する同時一括積層方式の製造プロセスが有効である。

【0012】そこでこの一括積層法の確立のための技術的要素を、以下にまとめて示す。すなわち、

- 1) 薄膜多層回路を構成する薄膜回路ユニットは、有機樹脂絶縁膜からなるシートを母材とし、少なくともその片方の表面(下面)に必要な配線回路パターンを持ち、また、配線回路パターンの所望の位置に、有機樹脂シートを貫通してシート上面に達する金属導体ビアを形成し

6

であること。

- 2) 薄膜回路ユニットの配線回路パターン同士を所望の位置で上下方向に電氣的に接続するために、金属導体ビアの表面に、有機樹脂のガラス転移温度(T<sub>g</sub>)以上、250℃以下の熱処理で配線回路の構成材料と拡散接合を形成できる接合金属膜が形成されていること。

【0013】3) 薄膜回路ユニットの有機樹脂表面は、積層熱圧着条件下において相互に十分な層間接着力を達成できること。

- 4) 薄膜回路ユニットのシートは、Siチップと配線導体(銅)との中間領域(3ppm/℃以上、17ppm/℃以下)の熱膨張係数を持ち、横方向の寸法安定性が良く、熱処理でのパターン位置ずれが少ないこと。

- 5) 薄膜回路ユニットの製造工程の出発材料として、表裏面に金属箔を張り合わせた有機樹脂シートを用いる。特に、表裏面の金属箔の膜厚が異なる、あるいは表裏面の金属箔の材質が異なる有機樹脂シートを用いることを特徴とする。

- 6) 金属導体ビアの形成に先立つ、ビア穴加工法は、有機樹脂シートの膜厚に依らず、高精度でかつ高いアスペクト比の穴開けが可能な方法を用いる。すなわち、ドライエッチング、またはレーザ加工によりビア穴加工を行う。

以上の技術的要素を統合して得られる製造プロセスにより、高性能の薄膜多層回路基板を、高歩留でかつ短いターンアラウンドタイムで実現する。

- 【0015】ここで、薄膜多層回路を構成する薄膜回路ユニットの構成、及びこれを主要部とする本発明の多層回路基板について更に詳述すると、薄膜回路ユニットは、内層回路ユニットと、表面層ユニットと、下地基板接続ユニットとの3種のユニットから構成されている。内層回路ユニットは、必要とされる階層だけ複数層積層されて薄膜多層回路の主要部を構成し、表面層ユニットは複数層積層された内層回路ユニットの最上部に積層されるもので、その表面にはLSI等の電子部品を搭載実装するためのパッドが形成されている。また、下地基板接続ユニットは、セラミック基板、ガラス基板等の厚膜多層配線基板上に、内層回路ユニットの積層体を搭載、接続する際にその接続媒体となるもので、表面には内層回路ユニットの裏面に電氣的に接続する上部パッドを、裏面には配線基板上の整合パッドに接続する下部接合金属膜を有している。

- 【0016】そして、本発明の薄膜多層回路基板は、セラミック基板、ガラス基板等の周知の厚膜配線基板上に、これらのユニットを下地基板接続ユニット、内層回路ユニット、表面層ユニットの順に順次積層し、この積層体に外部エネルギーを与えることにより、各層の配線パターン間の垂直方向の電氣的接続を一挙に確保すると共に、各ユニットの層間絶縁膜を構成する有機樹脂相互間の接着を達成することで一体化構造として構成されてい

(5)

7

る。

【0017】各ユニットを構成するシートとしては、出発材料として表裏面に銅の如き金属箔を張り合わせた有機樹脂シートを用いる。代表的なものとして両面銅張り積層フィルムがあり、市販品としては例えば、帝人テクノーラ銅張り積層フィルム（帝人株式会社の商品名）、東レ銅張りポリイミドフィルム（東レ株式会社の商品名）等が挙げられる。また、低熱膨張性ポリイミドフィルムの両面にポリイミド接着フィルム、例えば日立化成工業社製の商品名「AS-2210」を張り合わせ、さらに両面に銅箔を接着した両面銅張り積層フィルムを用いることも出来る。なお、この種の有機樹脂シートは、ガラス転移温度（ $T_g$ ）が $250^{\circ}\text{C}$ 以下で、樹脂成分のみから構成されるものが望ましく、プリント基板の母材として用いられているような無機質のガラス布基材を含むようなシートは、ビア加工時にビア穴内に残渣が残るので避けた方がよい。

【0018】また、内層回路ユニット及び下地基板接続ユニットに、銅めっき等により設けられるビアの先端は、有機樹脂シートの表面より少し突き出させ、その表面には接合金属膜がめっきにより形成される。下地基板接続ユニットの場合には、上部接続パッド上にもこの接合金属膜が上部接合金属膜として形成される。この各ユニット間を電氣的に接続する接合金属膜としては、樹脂のガラス転移温度以上、 $250^{\circ}\text{C}$ 以下の比較的低温で拡散接合できる金属が望ましく、例えばSn、Zn単体金属、Sn-Zn合金、Sn-Ag合金、Sn-Pb合金などの低融点合金が好適である。なお、Au-Sn合金などは共晶温度が $280^{\circ}\text{C}$ と高く好ましくない。また、接合金属膜の膜厚は、特に限定されるものではないが、実用的には $1\sim 10\mu\text{m}$ 程度が好ましい。

【0019】また、表面層ユニットの表面に設けられたパッドには、表面メタライズとして電解もしくは無電解めっきにより金属膜が形成されるが、この金属膜は上記ユニット間を接続する接合金属膜とは役割を異にし、電子部品を搭載実装する際の接続に用いるため、はんだ材料に対するバリヤの役割を果たし、また、LSI等の部品のリペア耐性、ワイヤボンディング性などの特性をも満足するものでなければならず、例えば無電解Ni-Bめっき膜、もしくは無電解Ni-Pめっき膜を必要とされる膜厚だけ形成することが望ましい。

【0020】本発明の多層回路基板を得るには、基板上に下地基板接続ユニット、内層回路ユニット、表面層ユニットの順に配線パターンの位置合わせをしながら順次積層し、加熱圧着して一体化構造とするが、この加熱圧着は、ホットプレス装置を用いて行なう。ホットプレス条件としては、例えば真空度 $10\sim 60\text{ torr}$ 、静水圧 $15\sim 30\text{ kg/cm}^2$ 、ユニットの母材を構成する樹脂シートのガラス転移温度以上、最高到達温度 $250^{\circ}\text{C}$ （好ましくは $180\sim 250^{\circ}\text{C}$ ）でプレス成形するこ

8

とが望ましい。

【0021】

【作用】各ユニットの上下を電氣的に接続するためのビア、もしくはパッド上に形成された接合金属膜は、各ユニットの積層体をホットプレス成形する温度、例えば、好ましい $180\sim 250^{\circ}\text{C}$ で良好な拡散接合を実現する。また、この温度域で各ユニットの母体を構成する有機絶縁膜同士も相互に界面が融合接着して一体化することにより、多層回路基板としての十分な結合強度を発揮し、電氣的接続部の信頼性を確実なものとしている。

【0022】以上の発明により、従来著しく工程が長く、また歩留が低いため、量産技術としての適用範囲が限定されていた薄膜多層回路基板の製造プロセスを大幅に合理化し、薄膜多層回路の用途を拡大する。

【0023】

【実施例】以下、本発明の一実施例を図面にしたがって具体的に説明する。

〈実施例1〉図1は、薄膜多層回路基板の主要部を構成する薄膜回路ユニットのうちの内層回路ユニット12の製造工程を示す断面図である。

【0024】図1(a)に示すように、出発材料として、ユニットの母体となる両面銅張り積層フィルム（ガラス転移温度 $194^{\circ}\text{C}$ の有機樹脂絶縁膜112の両面に銅箔111、113を張り合わせたシート）を準備する。両面銅張り積層フィルムとしては、一方の銅箔の膜厚が他方の銅箔の膜厚の半分以下であるもの（以下、これを「非対称銅張り樹脂フィルム」と称する）を用いる。この例では、上部銅箔111の膜厚を $9\mu\text{m}$ 、下部銅箔113の膜厚 $18\mu\text{m}$ としたが、実用的には上部銅箔111の膜厚は $3\sim 18\mu\text{m}$ 、下部銅箔113の膜厚は $5\sim 35\mu\text{m}$ の範囲であることが望ましい。上部銅箔111がこの膜厚範囲より薄いと、この後のビア穴加工工程でのドライエッチやレーザ加工のマスクとしての耐性が不十分となることがあり、厚いとビア加工用マスクとしてのフォトエッチングの加工精度が不十分となる。また、下部銅箔113がこの膜厚範囲より薄いと、配線に加工されたときの抵抗値が高過ぎる場合があり、厚いと微細配線加工が困難になる。

【0025】図1(b)に示すように、この非対称銅張り樹脂フィルムの厚い方の銅箔（下部銅箔113）表面を、粘着剤付きの保護フィルム114で被覆する。

【0026】図1(c)に示すように、この後、薄い方の銅箔（上部銅箔111）にビア穴加工のためのマスクパターン115を形成する。すなわち、上部銅箔111のビアを形成する箇所のみをフォトエッチング工程により除去する。図面を省略しているが、具体的には、上部銅箔111の上にフォトレジストを塗布し、所定のビア形成用のマスクを介して露光し、現像してレジストパターンを形成する。次いでレジストパターンをマスクにして上部銅箔111を選択的にエッチングし、レジストパ

(6)

9

ターンを除去する。銅箔のエッチング液は特に限定されるものでなく、過硫酸アンモニウム系、塩化第二鉄系、塩酸・リン酸・硝酸・酢酸の混酸などが使えるが、ここでは過硫酸アンモニウム系を使用した。

【0027】図1(d)に示すように、ここで出来た上部銅箔111のパターンをマスクにして、有機樹脂層112にビア穴開け加工する。加工方法としては、垂直加工性のよい、ドライエッチングやレーザ加工が適している。この例ではエキシマレーザによるレーザ加工を用いた。ドライエッチングの場合は、酸素や酸素と $CF_4$ の混合ガスを用いた反応性イオンエッチングが使える。また、レーザ加工としては、紫外線レーザ、特にエキシマレーザや $TEA-CO_2$ を用いたレーザアブレーションが有効である。こうして、ドライエッチングやレーザ加工によりビア部116の有機樹脂112が取り除かれ、ビアの底に下部銅箔113の表面が露出する。なお、 $TEA$ とは、レーザ放電管の放電方向と垂直方向にレーザビームを取り出す方式のことを意味している。

【0028】図1(e)に示すように、ビア加工マスクパターン115をウェットエッチングにより除去する。この際、ビア底の下部銅箔113の表面もいくらかエッチングされるが、上部銅箔111と下部銅箔113の膜厚差のため、下まで突き抜けることはない。つまり、このビア加工マスクパターン115の除去を考慮して、この下部銅箔113の厚さを上部銅箔より厚くなるように決めている。

【0029】図1(f)に示すように、下部銅箔113を給電電極(カソード)としてビア穴部116に銅めっき117を施す。この時、銅めっきビアの先端は、有機樹脂112の表面より少し突き出させる。銅めっきビア117の有機樹脂表面からの突出し量は特に限定されるわけではないが、 $1\sim 10\mu m$ の範囲が望ましい。この例では突出し量 $1\mu m$ とした。銅めっきビア117の先端部には、引き続き接合金属薄膜118をめっきする。接合金属としては、有機樹脂のガラス転移温度以上、 $250^\circ C$ 以下、好ましくは $180\sim 250^\circ C$ で十分な拡散結合が行なわれる金属を選択することが重要であり、例えば $Sn$ 、 $Zn$ 単体、もしくは $Sn-Zn$ 合金、 $Sn-Ag$ 合金、 $Sn-Pb$ 合金などの合金が適する。接合金属薄膜の膜厚は、特に限定されるものではないが、 $1\sim 10\mu m$ の範囲が望ましい。この例では $Sn$ を $1\mu m$ めっきした。

【0030】なお、接合金属薄膜118の表面は酸化防止のため置換金めっきや無電解金めっきで被覆してもよい。

【0031】図1(g)に示すように、ビア117に接合金属薄膜118が形成された表面側を保護フィルム、もしくは塗布型の保護レジスト119で被覆し、裏面保護フィルム114を除去する。ここでは保護レジスト119として、粘着剤付きの保護フィルム114と同一の

10

ものを使用した。

【0032】図1(h)に示すように、最後に、下部銅箔113をフォトエッチングにより加工して、シート裏面に所望の配線パターン120を形成する。すなわち、図面を省略しているが、具体的には、下部銅箔113の上にフォトリソを塗布し、所定の配線パターン形成用のマスクを介して露光し、現像してレジストパターンを形成する。次いでレジストパターンをマスクにして下部銅箔113を選択的にエッチングして配線パターン120を形成し、レジストパターンを除去する。

【0033】以上により、導体配線120および導体ビア117に接合金属膜118を持つ有機樹脂シート、すなわち薄膜回路ユニットを形成することが出来た。なお、ここで述べた薄膜回路ユニットは、薄膜多層回路全体のうちで、内層回路ユニット12を構成するものである。

【0034】〈実施例2〉この実施例は、実施例1と同様の内層回路ユニット12を示すものであるが、有機樹脂絶縁膜112の両面に形成する金属箔111および113を異なる二種類の金属箔で構成したものであり、有機樹脂フィルム112の上面に膜厚 $3\sim 18\mu m$ のアルミ箔、同下面に膜厚 $5\sim 35\mu m$ の銅箔を接着した有機樹脂シートを出発材料とする。この例では厚さ $5\mu m$ のアルミ箔、厚さ $18\mu m$ の銅箔を用いた。

【0035】製造工程は、大部分が図1に示した実施例1の内容に準ずるが、図1(c)工程のビア加工マスク115に、実施例1では銅箔パターンを使用した代わりに、この例ではアルミ箔パターンを用いる点が異なる。すなわち、実施例1の上部銅箔111の役割をこのアルミ箔が受け持つ。

【0036】以下、図1の工程図を引用して説明すると、まず、このアルミ箔111を、所定のマスクを介し、露光、現像するフォトエッチング工程によりビア加工マスクパターン115に加工する。次いでこのアルミ箔マスク115を、実施例1と同様の方法で有機樹脂112のビア穴116加工に用いる〔図1(d)工程に相当する〕。その後、アルミ箔マスク115は、希塩酸、例えば $10\sim 15\%$ 塩酸により容易に除去できる〔図1(e)工程に相当する〕。この際、ビア116の底部に露出した下部銅箔113の表面はほとんどエッチングされないので、プロセス管理の容易な点が利点である。

【0037】つまり、この実施例には二つの特徴点があり、その一つは、このプロセス管理の容易な点にあり、希塩酸を用いると、アルミ箔に対する銅箔のエッチング選択比が大きいため、アルミ箔マスクは除去されても銅箔はエッチングされない。もう一点は、銅箔がエッチングされないために下部銅箔113を薄くすることができ、図1(h)工程で配線パターン120を形成する際に、高密度の微細配線パターンを容易に形成することができると云う効果を有している。



(7)

11

【0038】〈実施例3〉この実施例は、薄膜多層回路基板の表面層ユニットの構成と形成方法の一例について示すものであり、以下、図2の断面工程図にしたがって説明する。なお、表面層ユニット11は、実装回路基板の最表面に積層されるものであり、その構成は、図2

(f)に示すように表面には少なくとも電子部品接続用のボンディングパッド(表面メタライズ層123で被覆された表面層銅パッド122)が形成されており、LSIその他の電子部品を直接接続および搭載の役割を担う。また、裏面には内層回路ユニット12が複数枚積層された最上層の電極(表面に突出し、接合金属膜118で被覆されたビア117)に接続するための裏面接続パッド124が設けられている。

【0039】表面層ユニット11を形成する出発材料は、基本的に実施例1と同様のものが使え、工程も途中で実施例1と同様である。

【0040】図2(a)は、実施例1の図1(a)～(c)工程を経た状態、すなわち、フォトリソ加工により上部銅箔111にビア加工マスクパターン115が形成された直後の状態を示している。

【0041】図2(b)は、ビア加工マスクパターン115により実施例1の図1(d)と同一工程でビア穴116を形成した状態を示している。

【0042】図2(c)は、以下の状態を示している。すなわち、ビア加工マスクパターン115となった上部銅箔(111)を残したまま、下部銅箔113をカソードとして電気銅めっきを行い、ビア穴116を電気銅で充填する。この際、銅めっき表面が上部銅箔の開口部に達すると、銅めっきビア117が必然的に上部銅箔(111)の端部に接触し、以後はシートの上部全面が共通の電析面となって銅めっき膜121が成長する。上部電気銅めっき膜121が所望の厚さに達した時点でめっきを止める。この例では上部電気銅めっき膜121を厚さ10 $\mu$ m形成した。

【0043】図2(d)は、電気銅めっき膜121および上部銅箔111を加工したビア加工マスクパターン115からなる表面側の銅層を、上記図2(a)と同一工程によるフォトリソ加工により加工し、表面層銅パッド122を形成した状態を示している。

【0044】図2(e)は、以下の状態を示している。すなわち、銅パッド122の表面に、表面メタライズ123として、ニッケルめっき膜、例えば無電解Ni-Bめっき膜、または無電解Ni-Pめっき膜を必要な膜厚だけ形成する。ここでは、無電解Ni-Bめっき膜を2 $\mu$ m形成した。そして、このNiめっき膜の表面には半田材料の濡れ性確保のため、置換金めっき、または置換金めっきおよび無電解金めっきを施す。

【0045】図2(f)は、最後の工程を示しており、実施例1の図1(g)工程と同様に表面メタライズ123を被覆した表面層銅パッド122のある側を保護フィ

12

ルムまたはレジスト119で保護し、裏面保護フィルム114を剥がし(ここまでの工程図は省略した)、次いで図示のように下部銅箔113を接続パッド124の形状に加工する。加工方法は、同図(d)の表面層銅パッド122の形成工程と同様に通常のフォトリソによる。裏面接続パッド124の表面には、表面酸化防止のため、置換金めっき、または無電解金めっきを施してもよい。

【0046】以上の工程により、表面層ユニット11の形成が出来た。なお、表面層ユニット11の表面メタライズ123は、LSIなどの電子部品の端子接続に用いるため、半田材料に対するバリアの役割を果たし、また、LSIのリペア耐性(配線基板に一度接続したLSIを取り外して交換し、接続し直すなど)、ワイヤボンディング性などの特性を満足する。

【0047】〈実施例4〉薄膜回路ユニットとしては、前述した通り内層回路ユニット、表面層ユニットの他に、下地基板接続ユニットがある。この実施例では、この下地基板接続ユニットの構造とその形成例について説明する。下地基板接続ユニットは、複数の内層回路ユニットの積層体と、その最上部に積層した表面層ユニットとからなる薄膜多層回路部を、セラミック多層基板やリジット多層ブリンド配線板の上に形成する場合、これら下地基板と薄膜回路部とを接続する役割を果たすものである。

【0048】以下、図3の断面図にしたがって下地基板接続ユニット13の構成を説明する。図示の通り、その構造は、実施例1の図1に示した内層回路ユニット12の表面と裏面とを逆にした構成に類似している。すなわち、表面に銅箔113をフォトリソ加工によりパターン化して上部接続パッド122aを、さらにその上に上部接合金属膜118aを設けている。ビア穴116には、銅めっきにより充填された銅めっきビア117が形成され、その先端部は有機樹脂絶縁膜112の表面上に少し突き出て、その表面に下部接合金属膜118bが形成されている。このように、実施例1の内層回路ユニットと同様の構造を有しているが、接続導体部の表裏両面に接合金属薄膜118が形成されているのが特徴である。

【0049】この下地基板接続ユニット13の製造工程も、基本的には実施例1の図1に示した内層回路ユニットの製造工程と同様である。ただし、各工程のシートの上下面は逆の構成となっている。そして、図1(h)工程では、実施例1で配線パターン120を形成する代わりに、本実施例では上部接続パッドパターン122aを形成し、その表面に図1(f)工程と同様に接合金属膜として下部接合金属118bを被覆する。

【0050】〈実施例5〉この実施例は、以上の実施例1～4で作成した各薄膜回路ユニット、すなわち、内層回路ユニット、表面層ユニット、下地基板接続ユニット

(8)

13

を基板上に積層し、これらの積層体を一括して加熱圧着することにより一体化して薄膜多層回路基板を実現する一例を示すものである。以下、図4～図7を用いて製造工程の説明と共に、薄膜多層回路基板の構造例を説明する。

【0051】図4は、薄膜多層回路基板の製造工程図を示したものである。まず、同図(a)に示すように、配線基板14としてセラミック129の表面に銅膜による整合パッド128を、そして内部に一端がこのパッド128に接続し、他端が裏面に突出した厚膜スルーホール導体117aを、それぞれ設けたセラミック多層配線基板を用意する。このセラミック基板14としては、通常、ムライト-W同時焼結多層配線基板、またはガラスセラミック-Cu同時焼結多層配線基板が用いられるが、ここでは、後者のガラスセラミック-Cu同時焼結多層配線基板を用いた。

【0052】同図(b)に示すように、次に、薄膜多層回路部の積層体15を以下のように形成する。実施例4で形成した下地基板接続ユニット13の上部接続パッド122a側を上向きにして、表面が平滑なテフロン定盤からなる治具16上に設置し、この上に光学的なパターン位置合わせを行いながら、検査工程を通過した実施例1もしくは2で形成した内層回路ユニット12を積層し、シート端部の最低4箇所では瞬間接着剤による上下層の仮止めを行う。続けて、内層回路ユニット12を必要な枚数だけ下から順に、位置合わせ・積層・仮止めの工程を繰り返して設置する。この例では内層回路ユニット12を20枚積層した。最後に、実施例3で形成した表面層ユニット11を同様の方法で設置し、薄膜多層回路部の仮止め積層体15が完成する。

【0053】同図(c)に示すように、引き続き、上記整合パッド付きセラミック多層配線基板14上に、光学的なパターン位置合わせを行いながら、上記薄膜多層回路部の仮止め積層体15を設置し、仮止め積層体17を得る。

【0054】同図(d)に示すように、薄膜多層回路部-セラミック基板仮止め積層体17を、市販の真空吸引機構付きホットプレス装置20の下パンチ(加熱板)となる底部鏡面板21の上に載置した。この際、上下パンチ(加熱板)21、22と積層体17との間に熱融着防止のためのテフロンシート18を介挿した。このホットプレス装置20を用いて、真空度10～60torr、静水圧15～30kg/cm<sup>2</sup>、最高到達温度250℃の条件でプレス成形し、セラミック多層回路-薄膜多層回路複合基板を得た。

【0055】なお、図5に、このホットプレス時の静水圧と昇温スケジュールとの関係を示した。同図の左縦軸は温度(℃)を、右縦軸は静水圧の圧力(kg)を、横軸は時間(分)を、それぞれ示している。このプレス時の温度条件としては、下限が少なくとも各ユニットの母

14

材となっている有機樹脂絶縁膜のガラス転移温度(T<sub>g</sub>)以上(一般に180℃以上)、上限が250℃以下である。ここで使用した有機樹脂絶縁膜112のガラス転移温度(T<sub>g</sub>)は194℃であることから、最高到達温度250℃は、このプレスの温度条件を十分に満たしている。したがって、この樹脂を用いる場合の最高到達温度は250℃に限らず194～250℃の範囲内で所望の温度を選択することができる。

【0056】図6は、このようにして得られたセラミック多層回路-薄膜多層回路複合基板の要部断面図を示している。まず、この複合基板の電気的な接続関係について説明すると、セラミック基板からなる下地基板14と下地基板接続ユニット13の接続は、下地基板14上の整合パッド128と積層体17の一部を構成する下地基板接続ユニット13の銅めっきビア117を被覆する下部接合金属膜118bとで行なわれる。下地基板接続ユニット13と内層回路ユニット12との接続は、下地基板接続ユニット13の表面に形成された上部接続パッド122aを被覆する上部接合金属膜118aと内層回路ユニット12の裏面に形成された配線パターン120との間で行なわれる。

【0057】そして20枚積層された内層回路ユニット12同士の接続は、互いに一方の銅めっきビア117に被覆された接合金属膜118を介して他方の配線パターン120に接続される。最上の内層回路ユニット12と表面層ユニット11との接続は、内層回路ユニット12の銅めっきビア117に被覆された接合金属膜118と表面層ユニット11の裏面接続パッド124とで行なわれる。この表面層ユニット11の表面には表面メタライズ123により被覆された表面層銅パッド122が形成されており、電子部品を搭載、実装する時には、この表面メタライズ123を介して電子部品の端子が接続される。

【0058】また、薄膜多層回路部の積層体15を構成する各ユニット間の接続は、ホットプレスで加熱圧接することにより、有機樹脂絶縁膜112の界面がそのガラス転移温度以上に加熱されることで相互に溶融し、溶着することにより行なわれる。下地基板14に対しても下地基板接続ユニット13の有機樹脂絶縁膜112が溶着することにより接続される。

【0059】このようにして薄膜多層回路部15を構成するユニット相互間及び下地基板接続ユニットと下地基板14間の接続は、接合金属膜による電気的な接続と樹脂による接続とが行なわれて十分な接続強度を有するセラミック多層回路-薄膜多層回路複合基板が実現する。なお、同図の125は、内層回路ユニット12のX方向配線を、126は、Y方向配線を、それぞれ示している。

【0060】図7は、上記セラミック多層回路-薄膜多層回路複合基板の内層回路ユニット12同士の接続関係

(9)

15

をさらに詳細に示した要部断面拡大図あり、同図（a）は、ホットプレス処理前の仮止め積層体15の状態を、同図（b）はホットプレス処理後の接続状態を、それぞれ示している。同図（b）から明らかなように、接続前の銅めっきビア117上の接合金属膜118は、配線パターン120と銅めっきビア117中に拡散し、合金を形成して拡散接合形成部127を構成している。また、隣接する有機樹脂絶縁膜112同士は互いに界面が溶融して、溶着している様子がわかる。

【0061】なお、本実施例はセラミック多層回路基板を下地基板14に用いた例であるが、下地基板はこれに限定されるものでなく、その他、リジッドプリント配線板、リジッド多層プリント配線板などを用いることも出来る。また、当然のことながら、薄膜多層回路部の積層体15のみをホットプレス装置で同様に加熱圧着し、これ単独を実装基板とすることもできる。

【0062】以上のように、本発明は、薄膜多層回路基板を構成する各配線層を、それぞれ独立したユニットとして個別に製造しておき、各ユニット毎に予め検査を実施して無欠陥品のみを選別し、それらを位置合わせして積層し、全体を同時に加熱プレス成形することにより得られるものであり、高い歩留と短い工期を両立できる。また、全工程中の熱処理時間を大幅に削減すると共にプロセス温度を比較的低温化するので、材料の熱劣化、残留応力の問題が少ないため、配線層数の制約が無い。

【0063】

【発明の効果】以上詳述したように、本発明により所期の目的を達成することができた。すなわち、従来の薄膜多層回路基板の製造プロセスの欠点である、低歩留、長い工程時間、薄膜の残留応力が積層数を限定する問題、繰り返し高温熱処理による有機樹脂の物性劣化などの問題を無くし、高歩留、かつ短納期の薄膜多層回路基板製造技術と高信頼の薄膜多層回路基板を提供し、コンピュータ、情報通信機器などの高度電子システムの性能向上に寄与する。

【図面の簡単な説明】

【図1】本発明の一実施例となる内層回路ユニットの形成プロセスを示す断面工程図。

【図2】同じく表面層ユニットの形成プロセスを示す断面工程図。

16

【図3】同じく下地基板接続ユニットの形成プロセスを示す断面工程図。

【図4】同じくセラミック多層回路－薄膜多層回路複合基板の製造工程図。

【図5】同じくホットプレスの温度－圧力プロファイルを示した時間スケジュール。

【図6】同じくセラミック多層回路－薄膜多層回路複合基板の要部断面図。

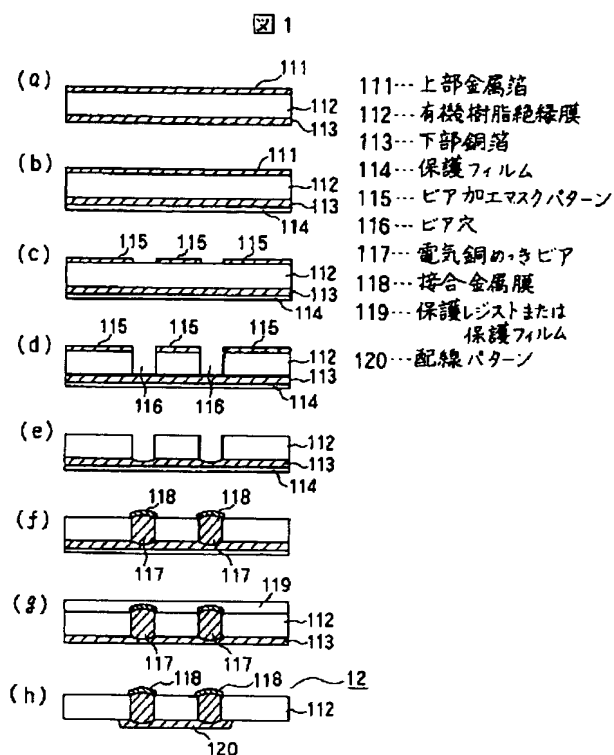
【図7】同じく薄膜配線とビアとの間の拡散接合の状態を示す断面拡大図。

【符号の説明】

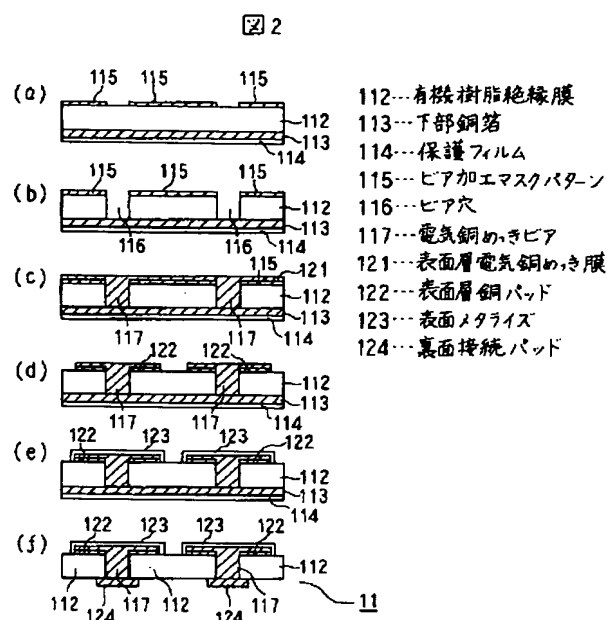
- 11…表面層ユニット、
- 12…内層回路ユニット、
- 13…下地基板接続ユニット、
- 14…セラミック基板（下地基板）、
- 15…薄膜多層回路部の仮止め積層体、
- 16…テフロン定盤、
- 17…下地基板上に搭載された仮止め積層体、
- 111…上部金属箔、
- 112…有機樹脂絶縁膜、
- 113…下部銅箔、
- 114…保護フィルム、
- 115…ビア加工マスクパターン、
- 116…ビア穴、
- 117…電気銅めっきビア、
- 117a…厚膜スルホール導体、
- 118…接合金属膜、
- 118a…上部接合金属膜、
- 118b…下部接合金属膜、
- 119…保護レジストまたは保護フィルム、
- 120…配線パターン、
- 121…表面層電気銅めっき膜、
- 122…表面層銅パッド、
- 123…表面メタライズ、
- 124…裏面接続パッド、
- 122a…上部接続パッド、
- 125…X方向配線、
- 126…Y方向配線、
- 127…拡散接合形成部、
- 128…整合パッド。

(10)

【図 1】

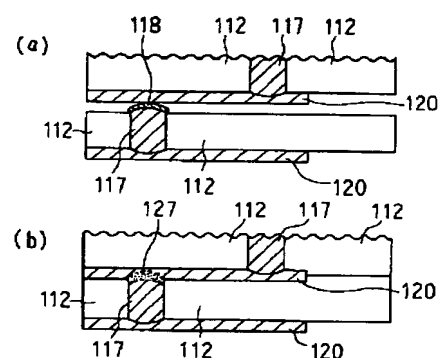


【図 2】

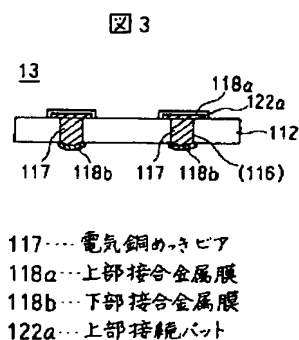


【図 7】

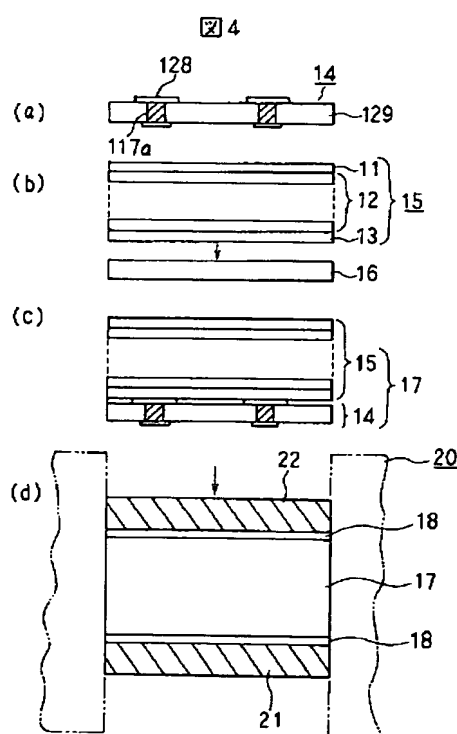
図 7



【図 3】



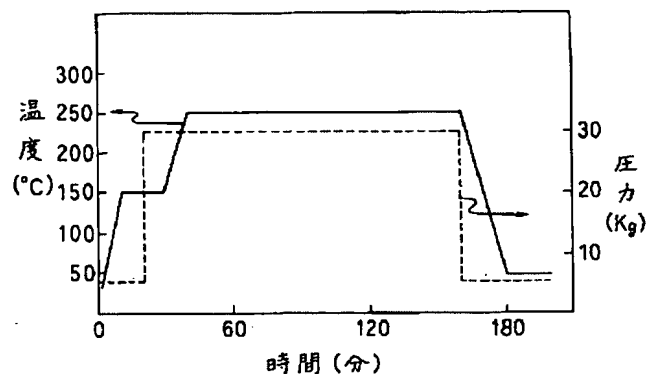
【図 4】



(11)

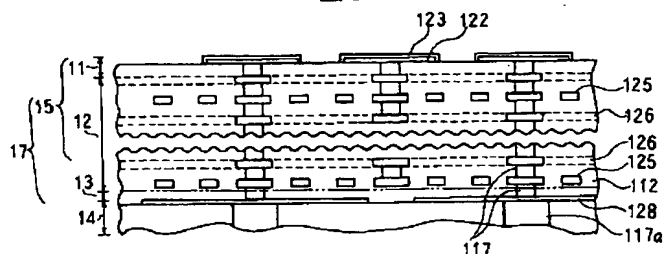
【図5】

図5



【図6】

図6



- 14---セラミック基板(下地基板)  
 112---有機樹脂絶縁膜  
 117---ビア  
 117a---厚膜スルーホール導体  
 122---上部接続電極パッド  
 125---X方向配線  
 126---Y方向配線  
 128---整合パッド

フロントページの続き

- (72)発明者 佐藤 了平  
 神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所生産技術研究所内  
 (72)発明者 河合 通文  
 神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所生産技術研究所内  
 (72)発明者 山崎 哲也  
 神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所生産技術研究所内

- (72)発明者 庄子 房次  
 神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所生産技術研究所内  
 (72)発明者 京井 正之  
 神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所生産技術研究所内  
 (72)発明者 佐藤 秀己  
 神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所生産技術研究所内  
 (72)発明者 安藤 節夫  
 神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所生産技術研究所内

**THIS PAGE BLANK (USPTO)**

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**